

MANUFACTURE OF SEMICONDUCTOR DEVICE AND MANUFACTURING DEVICE THEREO

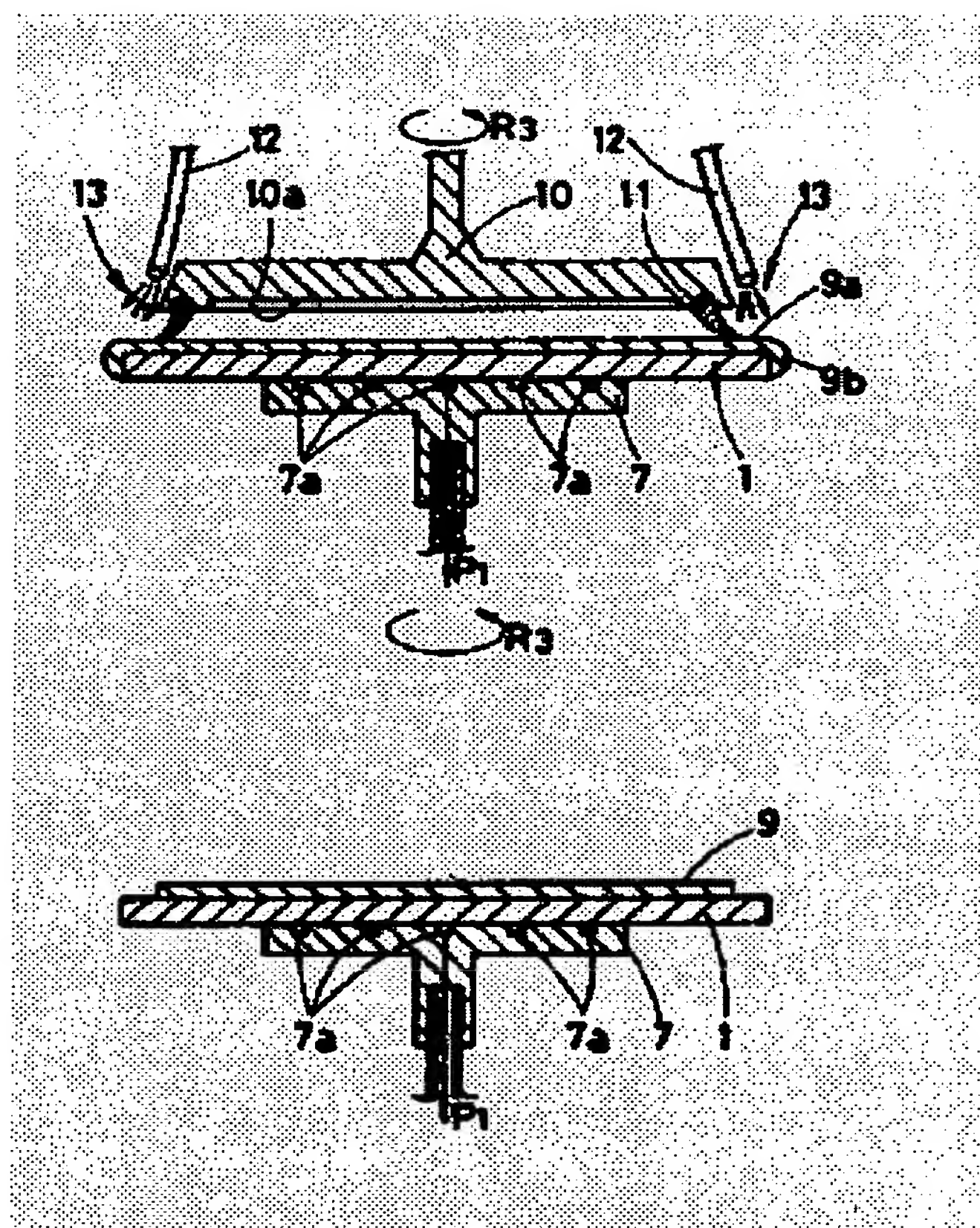
Patent number: JP58098925
Publication date: 1983-06-13
Inventor: ISHIKAWA OONORI; TAKAGI YACHIYO
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- International: G03F7/16; G03F7/16; (IPC1-7): H01L21/30
- european: G03F7/16C
Application number: JP19810198936 19811208
Priority number(s): JP19810198936 19811208

Report a data error here

Abstract of JP58098925

PURPOSE: To prevent the yield of dust of a fallen resist, by coating and protecting the main surface area other than the peripheral region in the photoresist applied surface of a semiconductor substrate by a substrate surface protecting jig, and dissolving and removing the photoresist on the peripheral region and the side surface.

CONSTITUTION: The prebaked semiconductor 1, which has a photoresist attached side surface part 9b, is mounted on a vacuum chuck 7. The substrate surface protecting jig 10 having a concave part 10a at the central region of the lower surface is mounted thereon from the top. The resist applied surface of the substrate 1 is pushed by a rubber packing 11. The peripheral region of the substrate 1 is not coated and protected by the protecting jig 10. Under this state, protecting jig 10 and the vacuum chuck 7 are rotated as a unitary body at the same speed. At the same time, a solvent 13 is blown through photoresist solvent blowing ports 12, and the resist attached side surface part 9b is dissolved and removed. Thereafter, the substrate 1 is prebaked again and the solvent is completely removed.



Data supplied from the esp@cenet database - Worldwide

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—98925

⑮ Int. Cl.³
H 01 L 21/30

識別記号

庁内整理番号
7131—5F

⑬ 公開 昭和58年(1983)6月13日

発明の数 2
審査請求 未請求

(全 5 頁)

⑭ 半導体装置の製造方法およびその製造装置

⑰ 特 願 昭56—198936

⑱ 出 願 昭56(1981)12月8日

⑲ 発 明 者 石河大典

門真市大字門真1006番地松下電
器産業株式会社内

⑲ 発 明 者 高木八千代

門真市大字門真1006番地松下電
器産業株式会社内

⑳ 出 願 人 松下電器産業株式会社

門真市大字門真1006番地

㉑ 代 理 人 弁理士 宮井暎夫

明 細 書

1. 発明の名称

半導体装置の製造方法およびその製造装置

2. 特許請求の範囲

(1) 半導体基板の表面にホトレジストを塗布するホトレジスト塗布工程と、前記半導体基板のホトレジスト塗布面をブリーキングしてホトレジスト中の溶剤を除去する1次ブリーキング工程と、周辺領域を除く前記ホトレジスト塗布面の主面領域を基板表面隠ぺい部材で被覆して前記半導体基板の周辺領域および側面に付着したホトレジストを溶剤で溶解除去するホトレジスト除去工程と、ホトレジスト除去処理を施した前記半導体基板の前記ホトレジスト塗布面および側面を再度ブリーキングして溶剤を除去する2次ブリーキング工程と、前記2次ブリーキング処理を施した前記半導体基板の前記ホトレジスト塗布面にマスクを重ねて所定パターンを転写形成する転写工程と、前記転写パターンを現像定着してポストブリーキングする現像定着工程とを含む半導体装置の

製造方法。

(2) 半導体基板を保持して回転駆動する基板保持手段と、裏面周縁部に水密パッキンを周設されこの水密パッキンを介して前記基板保持手段に保持された前記半導体基板の表面に接面しその周辺部を除く主面領域を被覆して前記基板保持手段と一体に回転駆動する基板表面隠ぺい部材と、前記半導体基板の前記基板表面隠ぺい部材で被覆されない周辺部に向けて配置され前記半導体基板の露出周辺部および側面にホトレジスト溶剤を吹き付けるホトレジスト溶剤吹付手段とを備えた半導体装置製造装置。

3. 発明の詳細な説明

この発明は半導体装置の製造方法およびその製造装置に関するものである。

半導体基板上に所定パターンをホトエッチングするさいの前段工程として、ホトレジストを半導体基板表面に塗布処理する工程を要するが、この処理方法の1つとして、ホトレジストを薄くしかも全面にわたって均一に塗布できるスピナー法が

有効である。

このスピナー法は、真空チャック上の中央部に半導体基板を吸着固定させたあと、前記半導体基板上にホトレジストを適量滴下させ、真空チャックとともに前記半導体基板を高速回転させて、滴下されたホトレジストを遠心分散作用により均一分布させるものである。

しかしながら、この方法を用いるときには、ホトレジストは半導体基板の表面に分散するだけでなく、ホトレジストの一部が側面にまわり込んで付着してしまう。

そして、このことは、前記ホトレジストの塗布処理工程のあとの種々の工程において半導体基板が処理されていくさいに、前記側面に付着したホトレジストに起因するさまざまな問題を発生させることになる。

以下にその問題点を詳述する。

前記スピナー法によってホトレジストを塗布処理した半導体基板（したがって側面にホトレジストが付着している）を、90℃、7分間のベーキ

は各ローラ2, 3, 4に摺接してこすられるため、側面に付着したホトレジストがはがれてしまい、はがされた微粒状のホトレジストはダストとなって空気中に舞い上り、半導体基板1の表面などに付着する。

そして、前記のダストの付着により次のような問題点が発生する。

① 半導体基板の表面にマスクを密着させるコンタクト方式によってマスク合せを行くと、付着したダストがマスクを傷める。

② 付着したダストの介在により、半導体基板とマスクの間に隙間ができて、そのまま露光するとレジストパターンが歪みパターン不良が発生する。

③ 付着したダストがマスクの隠ぺい領域と同様の働きをして、ダスト付着部がレジストパターンの一部として残る。

前記の例は、半導体基板1をマスク合せ装置に自動セットする場合にホトレジストによるダストが発生する場合であるが、この例に限らずそのほ

うな工程にかけ、レジストパターン形成のためのマスク合せを行うが、このマスク合せを自動化した工程では、前記半導体基板をマスク合せ装置などにセッティングするのに第1図に示すような自動位置決め装置が用いられる。

同図において、半導体基板1は矢符号Pの方向から供給され2つのローラ2, 3で受けられて所定の位置にセットされる。半導体基板1の供給中、第3のローラ4は仮想線で示すように供給路から後退した位置にあり、半導体基板1が前記の所定位置にセットされると矢符号Qの方向に進出して半導体基板1の側面に接触し、矢符号R₁の方向に回転駆動を始め、それに伴って半導体基板1は第3のローラ4に摺接しながら矢符号R₂の方向に廻り始める（ローラ2, 3もそれにつれて回転する）。そして、半導体基板1のフラットカット部1aが検知部5にきたとき、この検知部5がこれを検知して前記ローラ4の回転駆動を止め、半導体基板1を所定の向きにセットする。

このような動作において、半導体基板1の側面

かの処理工程においても同様の現象が生じる。例えば、プロジェクション型マスク合せ露光装置では、半導体基板に対し所定の距離を置いてマスクをセットするが、そのさいの半導体基板の固定は、第2図に示すような内周縁に3つの保持突片6a...を有する環形の半導体基板ホルダ6により、半導体基板1の周縁から約5mm幅の周辺領域をホトレジスト塗布面上より前記保持突片6a...で押えて固定するものであるため、この保持固定のさいに周辺領域のホトレジストがはがれて前記と同様のダストを発生させる。

このような、半導体装置の製造工程の途中で発生するホトレジストに起因するダストがもたらす問題点は、半導体装置の微細化、高集積化が進めば進むほど重大なものとなっており、このようなダストの発生の防止は半導体装置の微細化、高集積化をはかるうえでの大きな課題となっている。

前記ダストの発生の一因となる半導体基板の側面に付着したホトレジストを除去するのに、酸素

のプラズマアッシャを用いるのも1つの方法であるが、この方法では長時間を要するので実用的でなく、従来は硫酸などの酸液によるボイル処理で除去するのが一般的であった。

しかしながら、酸ボイルによる場合でもその処理にはかなりの時間を要し、酸液の温度を160℃程度まで上げて行わなければならないので、その作業が大変危険なものとなる。

また、フロンなどでプラズマ照射されたホトレジストが酸液に落し込むと酸液が汚染され、その酸液を他の半導体基板の酸ボイルに用いると半導体基板に悪影響を及ぼすので、これを避けるためには、酸液を定期的に新しいものと取り替えなければならない、その作業が面倒で能率が悪いという問題が残る。

したがって、この発明の目的は、ホトレジストに起因する製造工程の途中でのダストの発生を防止して、効率よく半導体装置を製造することのできる半導体装置の製造方法およびその製造装置を提供することである。

を滴下し、真空チャック7および半導体基板1を矢符号 R_3 の方向に例えば3000~5000 r.p.mで高速回転し、ホトレジスト9を均一に塗布する(同図(B))。9aは半導体基板1の表面のホトレジスト均一部であり、9bは半導体基板1の側面にまわり込み付着したホトレジスト側面付着部を示している。このあと、真空チャック7より半導体基板1を取りはずし、プリベーク(例えばホトレジストが光分解型のポジレジストの場合であれば90℃、5分間程度)を行ない、ホトレジスト9中の溶剤を蒸発させる処理を施す。

(3) 前記プリベーク処理を施した半導体基板1を再び真空チャック7に載せ、この半導体基板1の上方から下面中央領域に凹部10aを有する基板表面保護治具10を載せる。前記基板表面保護治具10の下面周縁にはゴム製パッキン11が周設され、このゴム製パッキン11により半導体基板1上のホトレジスト塗布面を押さえる。前記基板表面保護治具10は、前記半導体基板1より少し小さく形成されており、そのため半導体基板

この発明の半導体装置の製造方法の概要は、半導体基板にホトレジストを塗布し、ホトレジスト中の溶剤などを除くためにプリベークを行い、その後半導体基板を固定し半導体基板表面のうち周辺を一部残して大部分を被覆保護し、ホトレジストの溶剤を半導体基板の周辺の露出部分にかけて周辺領域および側面に付着したホトレジストを溶解除去するものであり、このあと再度プリベークを行い、後工程のマスク合せおよび現像ポストベークを行うものである。

その具体的実施例を第3図(A)ないし(D)に示す。すなわち、この半導体装置の製造方法は、次の工程順序により行うものである。

(1) 半導体基板1を真空チャック7に載置し、この真空チャック7の載置面に形成された吸気孔7aによる矢符号 P_1 の方向への吸気作用によって、前記半導体基板1を吸着する。半導体基板1上方には、ホトレジストを滴下するためのホトレジストノズル8が設置されている(第3図(A))。

(2) ホトレジストノズル8よりホトレジスト9

1の表面のうち周辺領域は前記基板表面保護治具10によって被覆保護されない。また、前記基板表面保護治具10の半導体基板1への押圧は、前記ゴム製パッキン11が半導体基板1に密着して被覆保護領域と露出周辺領域とが水密状に分離される程度にゆるく加圧して行う(同図(C))。

(4) 半導体基板1上に前記基板表面保護治具10を載せた前記の状態のまま、基板表面保護治具10と真空チャック7を一体に、すなわち同一方向(矢符号 R_3)、同一スピードで回転させる。このときの回転速度は500~3000 r.p.m程度がよい。このように回転させながら、半導体基板1の露出周辺領域上方に設置したホトレジスト溶剤吹出し口12より溶剤13を吹き付けて、回転に伴う遠心分散作用によりこの溶剤13を外側方向に振り飛ばす。この状態を一定時間行うことにより、半導体基板1の表面のホトレジスト均一部9aのうちの周辺領域と半導体基板1の側面のホトレジスト側面付着部9bを溶解除去する(同図(D))。

(5) 前記処理のあと、前記基板表面保護治具10

をはずすと、半導体基板表面のうちの周辺領域および側面においてホトレジストが完全に除去された半導体基板1が得られる(同図(B))。

(6) このあと、半導体基板1を再度プリベークして、その周辺領域および側面のホトレジストを溶かした溶剤を完全に除去する。

このように、半導体基板1のホトレジスト塗布面のうち周辺領域を除く主面領域を基板表面保護治具10で被覆保護して、その周辺領域および側面に付着したホトレジストを溶剤を用いて溶解除去するようにしたため、半導体基板1をマスク合せ装置にセッティングするさいや、その後の工程における半導体基板1の取扱において、半導体基板1の表面周辺領域および側面からホトレジストがはげおちて、これによりダストを発生させるといった不都合を防止することができる。すなわち、第1図に示すマスク合せ装置の自動位置決め装置へのセッティングにおいても、半導体基板1のホトレジスト塗布面が、同図に仮想線で示すように周辺領域を除く内域に限定されるため、半導体基

造工程の一層の効率向上がはかられる。

以上のように、この発明の半導体装置の製造方法は、半導体基板の表面にホトレジストを塗布するホトレジスト塗布工程と、前記半導体基板のホトレジスト塗布面をプリベークしてホトレジスト中の溶剤を除去する1次プリベーク工程と、周辺領域を除く前記ホトレジスト塗布面の主面領域を基板表面隠ぺい部材で被覆して前記半導体基板の周辺領域および側面に付着したホトレジストを溶剤で溶解除去するホトレジスト除去工程と、ホトレジスト除去処理を施した前記半導体基板の前記ホトレジスト塗布面および側面を再度プリベークして溶剤を除去する2次プリベーク工程と、前記2次プリベーク処理を施した前記半導体基板の前記ホトレジスト塗布面にマスクを重ねて所定パターンを転写形成する転写工程と、前記転写パターンを現像定着してポストベークする現像定着工程とを含むものであるため、ホトレジストに起因するダストの発生を完全に防止することができ、半導体装置を効率よく製

板1の側面へのローラ2, 3, 4の摺接によっても、ホトレジストによるダストの発生はない。

同様に、第2図に示す半導体基板ホルダ6への半導体基板1の取付においても、同図に仮想線で示すように半導体基板1のホトレジスト塗布面が周辺領域を除く内域に限定されるため、半導体基板ホルダ6の3つの保持突片6a...で押えられる部分ではホトレジストは完全に除去されており、前記保持突片6a...による押圧によってホトレジストがはがれるおそれはなく、ホトレジストに起因するダストの発生を防止することができる。

また、酸素プラズマアッシュなどによる処理の場合のように、酸液の汚染が他の半導体基板の処理に影響を及ぼさないように、酸液の取替を定期的に行うといった面倒な作業を必要とせず、製造工程の効率向上をはかることができる。

また、真空チャック7, 基板表面保護治具10, ゴム製パッキン11, ホトレジスト溶剤吹出し口12からなる前記装置を用いることにより、前記の処理方法を簡単かつ確実に行うことができ、製

造することができ、また、この発明の半導体装置製造装置は、半導体基板を保持して回転駆動する基板保持手段と、裏面周縁部に水密パッキンを周設されこの水密パッキンを介して前記基板保持手段に保持された前記半導体基板の表面に接面しその周辺部を除く主面領域を被覆して前記基板保持手段と一体に回転駆動する基板表面隠ぺい部材と、前記半導体基板の前記基板表面隠ぺい部材で被覆されない周辺部に向けて配置され前記半導体基板の露出周辺部および側面にホトレジスト溶剤を吹き付けるホトレジスト溶剤吹付手段とを備えたものであるため、前記の製造方法を簡単かつ確実に実行することができ、製造効率を一層向上させることができるなどの効果を有する。

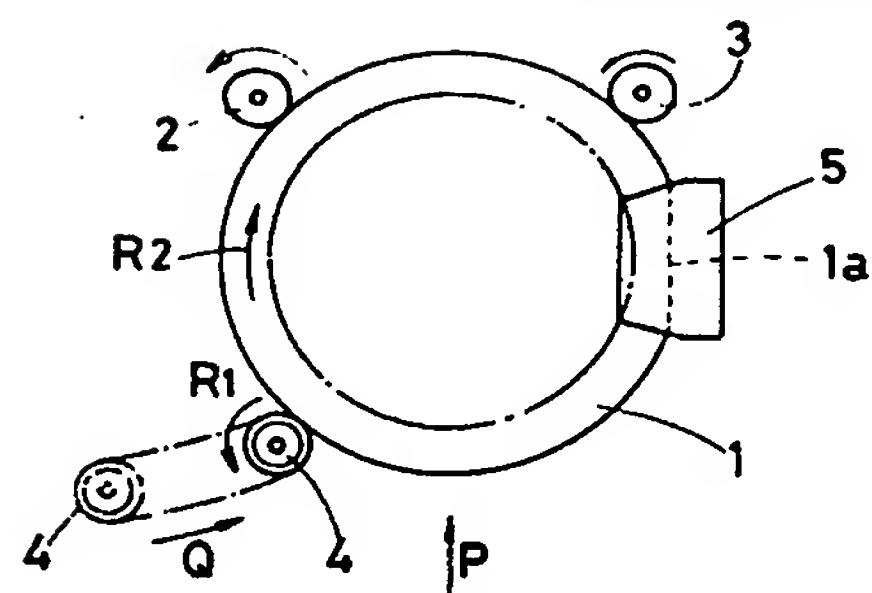
4. 図面の簡単な説明

第1図はマスク合せ装置の半導体位置決め機構を示す平面図、第2図は半導体基板ホルダで半導体基板を保持した状態を示す平面図、第3図(A)ないし(D)はこの発明の一実施例を示す工程説明図である。

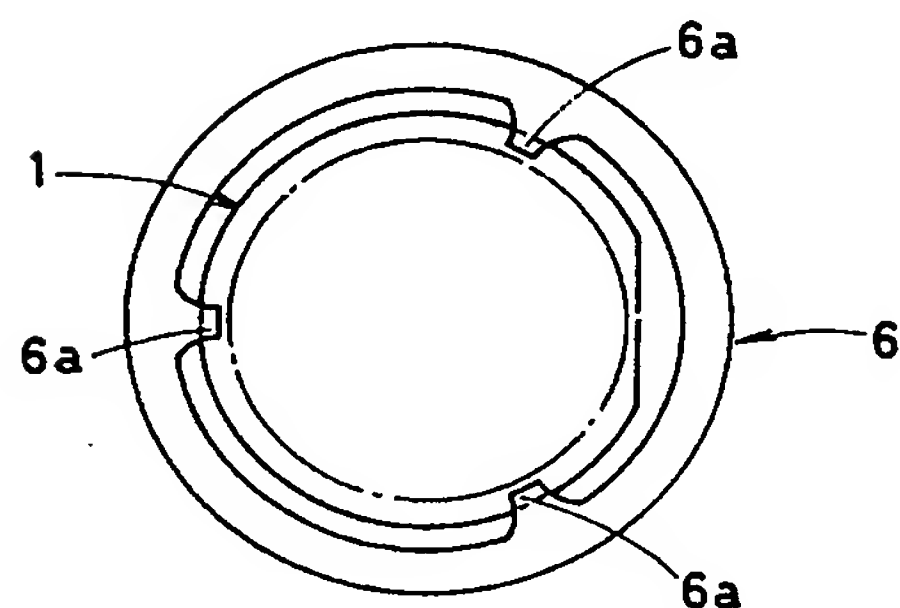
1…半導体基板、7…真空チャック（基板保持手段）、7a…吸気孔、8…ホトレジストノズル、9…ホトレジスト、9a…ホトレジスト均一部、9b…ホトレジスト側面付着部、10…基板表面保護治具（基板表面隠ぺい部材）、10a…凹部、11…ゴム製パッキン（水密パッキン）、12…ホトレジスト溶剤吹き出し口、13…溶剤

代理人 弁理士 宮井 咲夫

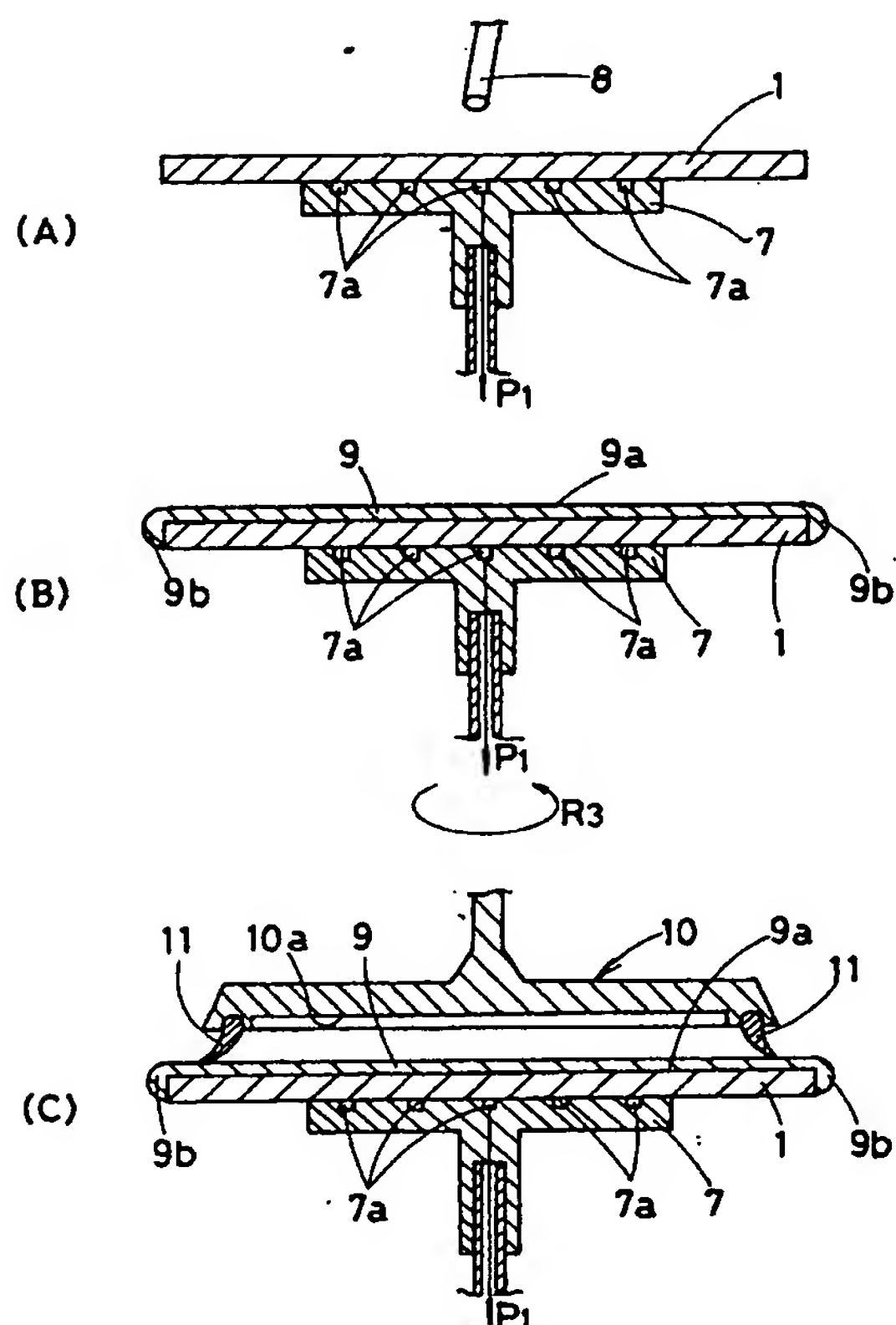
夫
井
咲
士
宮
理
弁
士
EP08



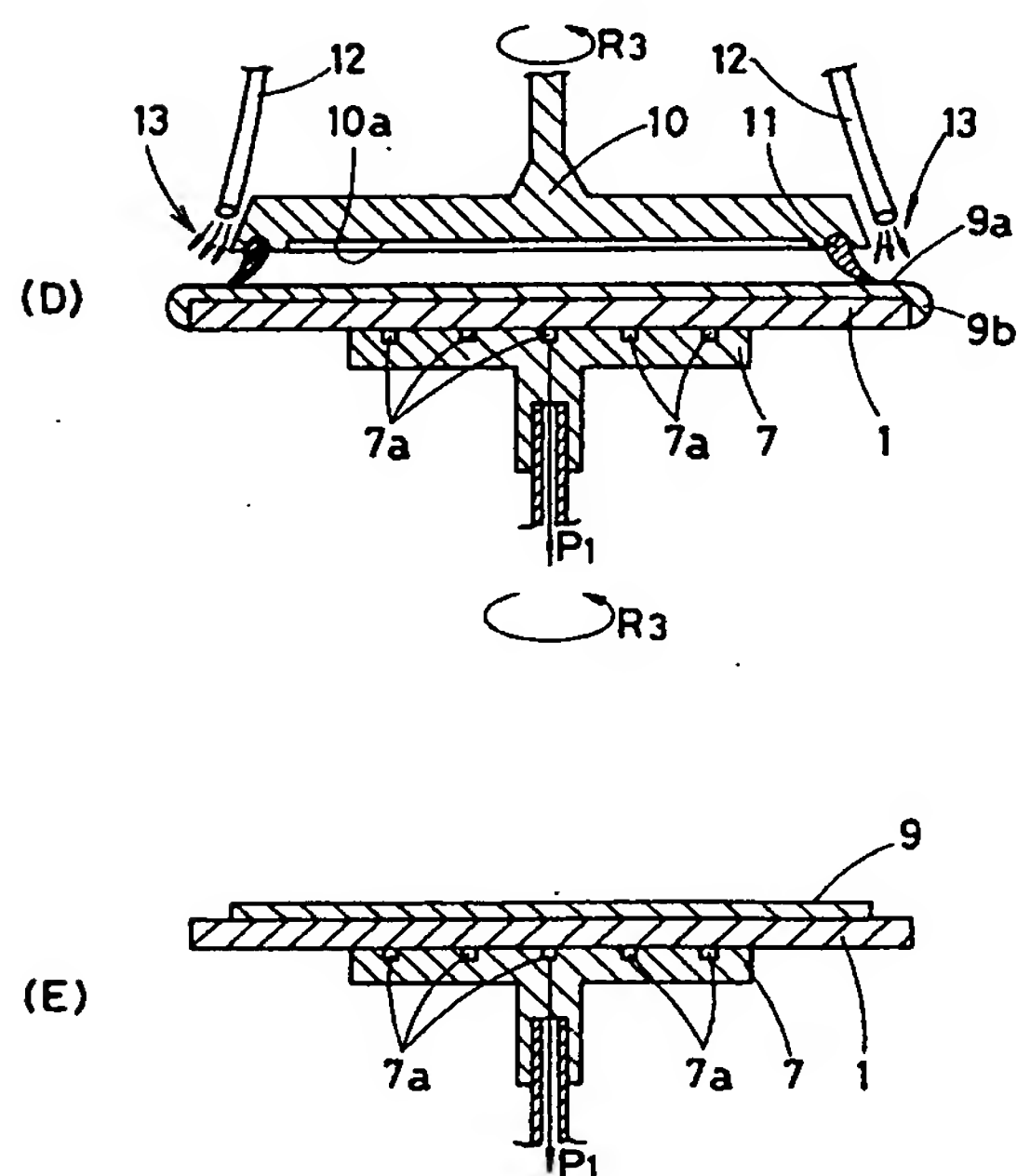
第 1 図



第 2 図



第 3 図



第 3 図